

**THIS PAGE IS INSERTED BY OIPE SCANNING  
AND IS NOT PART OF THE OFFICIAL RECORD**

### **Best Available Images**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

**BLACK BORDERS**

**TEXT CUT OFF AT TOP, BOTTOM OR SIDES**

**FADED TEXT**

**BLURRY OR ILLEGIBLE TEXT**

**SKEWED/SLANTED IMAGES**

**COLORED PHOTOS HAVE BEEN RENDERED INTO BLACK AND WHITE**

**VERY DARK BLACK AND WHITE PHOTOS**

**UNDECIPHERABLE GRAY SCALE DOCUMENTS**

**IMAGES ARE THE BEST AVAILABLE  
COPY. AS RESCANNING *WILL NOT*  
CORRECT IMAGES, PLEASE DO NOT  
REPORT THE IMAGES TO THE  
PROBLEM IMAGE BOX.**



DIALOG(R) File 351:Derwent WPI  
(c) 2003 Thomson Derwent. All rts. reserv.

008217623

WPI Acc No: 1990-104624/ 199014

XRAM Acc No: C91-080268

XRPX Acc No: N91-142194

**Mfr. of solid-state electron-emissive element - forms particle-contg.  
conductor thin film on electrode pair, and heats film by flowing current  
Dwg 0/5**

Patent Assignee: CANON KK (CANO )

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2056822	A	19900226	JP 88210445	A	19880826	199014 B
<u>US 5023110</u>	A	19910611	US 89345173	A	19890501	199126

Priority Applications (No Type Date): JP 88210445 A 19880826; JP 88107570 A 19880502

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 2056822	A		6		

Abstract (Basic): JP 2056822 A

Electron emitter having an emission region formed on a substrate between two electrodes is formed by: forming a conductive thin film of particles of size several tens of Angstroms to several microns between the electrodes; and heat treating the film by supplying current to it.  
In a pref.

embodiment, the film has voltage controlled negative resistance characteristics. ADVANTAGE - Method allows the design of the film island structure to be controlled, with reduced fluctuation in quality and performance; and the prod. can withstand long use with stable emission of current and min. or no film cracking. (First major country equivalent to J02056822-A) (12pp Dwg.No.1A/6)

Title Terms: MANUFACTURE; SOLID; STATE; ELECTRON; EMIT; ELEMENT; FORM; PARTICLE; CONTAIN; CONDUCTOR; THIN; FILM; ELECTRODE; PAIR; HEAT; FILM; FLOW; CURRENT

Index Terms/Additional Words: COLD; CATHODE

Derwent Class: L03; P42; U11; U12; U14; V05; W05

International Patent Class (Additional): H01J-009/02

File Segment: CPI; EPI; EngPI

Manual Codes (CPI/A-N): L03-C02A

Manual Codes (EPI/S-X): U11-C05C7; U11-C18B; U12-B03B; U12-B03X; U14-H01F; V05-L01; W05-E



**ELECTRON EMITTING ELEMENT MANUFACTURE**

Patent Number: JP2056822  
Publication date: 1990-02-26  
Inventor(s): NOMURA ICHIRO; others: 03  
Applicant(s): CANON INC  
Requested Patent: ☐ JP2056822  
Application Number: JP19880210445 19880826  
Priority Number(s):  
IPC Classification: H01J9/02  
EC Classification:  
Equivalents: JP1953806C, JP6087392B

**Abstract**

**PURPOSE:**To attempt improvement of unevenness in the structure of an island, and the deterioration of an element, etc., by providing a thin-film conductive coat containing minute particles between mutually facing electrodes on a substrate, and subjecting the coat to electrification and resultant heating for forming an electron emitting portion.

**CONSTITUTION:**A pair of Ni electrodes 7, 8, for example, are formed on the surface of a substrate 6 and then, minute particles are applied to a gap region between the electrodes 7, 8 for forming a thin-film conductive coat 9. With voltage impressed upon the electrodes 7, 8, the thin-film conductive coat 9 is electrified to increase the voltage so that the amount of a current flowing through the thin-film conductive coat 9 is increased for causing the thin-film conductive coat 9 between the electrodes 7, 8 to be destroyed by Joule heat. After such a forming process like this, a discontinuous film 10 having an island made of SnO<sub>2</sub> minute particles is formed and consequently used as an electron emitting portion. This makes it possible to design the structure of the island, together with the capability of minimizing intra-element unevenness, and a stable emission current can be obtained.

Data supplied from the esp@cenet database - I2



## ⑫ 公開特許公報(A)

平2-56822

⑮ Int. Cl.<sup>3</sup>

H 01 J 9/02

識別記号

A

庁内整理番号

6722-5C

⑬ 公開 平成2年(1990)2月26日

審査請求 未請求 請求項の数 5 (全5頁)

⑭ 発明の名称 電子放出素子の製造方法

⑯ 特 願 昭63-210445

⑰ 出 願 昭63(1988)8月26日

優先権主張 ⑱ 昭63(1988)5月2日 ⑲ 日本(JP) ⑳ 特願 昭63-107570

㉑ 発 明 者	野 村	一 郎	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉒ 発 明 者	金 子	哲 也	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉓ 発 明 者	坂 野	嘉 和	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉔ 発 明 者	武 田	俊 彦	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
㉕ 出 願 人	キャノン株式会社 東京都大田区下丸子3丁目30番2号			
㉖ 代 理 人	弁理士 豊田 善雄			

## 明 細 書

## 1. 発明の名称

電子放出素子の製造方法

## 2. 特許請求の範囲

1. 一对の電極間に微粒子を含む薄膜導電体膜を設け、該薄膜導電体に通電加熱を施すことにより、電子放出部を形成する電子放出素子の製造方法。

2. 薄膜導電体が導電性微粒子を含む膜である第1項記載の電子放出素子の製造方法。

3. 微粒子をガスディポジション法によって電極間に分散させた第1項記載の電子放出素子の製造方法。

4. 微粒子を塗布によって電極間に分散させた第1項記載の電子放出素子の製造方法。

5. 薄膜導電体がすくなくとも電子放出に係る微粒子と、前記一对の電極間に電流を流す微粒子との混合微粒子からなる第1項記載の電子放出素子の製造方法。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は電子放出素子に関し、更に詳しくは表面伝導形電子放出素子の製造方法に関する。

## 〔開示の概要〕

本明細書及び図面は、表面伝導形電子放出素子の製造方法において、一对の電極間に微粒子を含む薄膜導電体を設け、通電加熱を施し電子放出部を形成することにより、島構造のパラツキや素子劣化等を改善する技術を開示するものである。

## 〔従来技術〕

従来、簡単な構造で電子の放出が得られる素子として、例えば、エム アイ エリンソン(M. I. Elinson)等によって発表された冷陰極素子が知られている。〔ラジオ エンジニアリング エレクトロン フィジックス(Radio Eng. Electron. Phys.)第10巻、1290～1296頁、1965年〕

これは、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するもので、一般には表面伝導





形電子放出素子と呼ばれている。

この表面伝導形電子放出素子としては、前記エリソン等により開発された $\text{SnO}_2(\text{Sb})$ 薄膜を用いたもの、Au薄膜によるもの【ジー・ディトマー“スイン ソリッド フィルムス”(G. Dittmer: "Thin Solid Films"), 9巻, 317頁, (1972年)], ITO 薄膜によるもの【エム ハートウェル アンド シーゲーフォンスタッド“アイイーイーイートランス”イーディーコンファレン(M. Hartwell and G.G. Fonstad: "IEEE Trans. ED Conf.") 519頁, (1975年)], カーボン薄膜によるもの【荒木久他: “真空”, 第26巻, 第1号, 22頁, (1983年)]などが報告されている。

これらの表面伝導形電子放出素子の典型的な素子構成を第5図に示す。同図において、1および2は電気的接続を得るための電極、3は電子放出材料で形成される薄膜、4は基板、5は電子放出部を示す。

従来、これらの表面伝導形電子放出素子におい

ては、電子放出を行う前にあらかじめフォーミングと呼ばれる通電加熱処理によって電子放出部を形成する。即ち、前記電極1と電極2の間に電圧を印加する事により、薄膜3に通電し、これにより発生するジュール熱で薄膜3を局部的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することにより電子放出機能を得ている。

なお、電気的に高抵抗状態とは、薄膜3の一部に $0.5\mu\text{m} \sim 5\mu\text{m}$ の亀裂を有し、且つ亀裂内が所謂島構造を有する不連続状態膜をいう。島構造とは一般に数十Åから数 $\mu\text{m}$ 径の微粒子が基板4にあり、各微粒子は空間的に不連続で電気的に連続な膜をいう。

従来、表面伝導形電子放出素子は上述高抵抗不連続膜に電極1, 2により電圧を印加し、素子表面に電流を流すことにより、上述微粒子より電子放出せしめるものである。

【発明が解決しようとする課題】

しかしながら、上記の様な従来の通電加熱によ

るフォーミング処理によって製造された電子放出素子には、次のような問題点があった。

- 1) 電子放出部となる島構造の設計が不可能なため、素子の改良が難しく、素子間のバラツキも生じやすい。
- 2) 島構造の寿命が短かく且つ安定性が悪く、また外界の電磁波ノイズにより素子破壊も生じやすい。
- 3) フォーミング工程の際に生じるジュール熱が大きいため、基板が破壊しやすくマルチ化が難しい。
- 4) 島の材料が金、銀、 $\text{SnO}_2$ 、ITO 等に限定され仕事関数の小さい材料が使えないため、大電流を得ることができない。

以上のような問題点があるため、表面伝導形電子放出素子は、素子構造が簡単であるという利点があるにもかかわらず、産業上積極的に応用されるには至っていなかった。

本発明は、上記の様な従来例の欠点を除去した新規な電子放出素子の製造方法を提供することを

目的とする。

【課題を解決するための手段】

本発明は対向する電極間に微粒子を含む薄膜導電体を設け、この薄膜導電体に通電加熱(フォーミング)を施し、上述島構造を有する不連続状態膜を形成して電子放出部とすることにより、上記目的を達成するものである。

本発明における島構造の微粒子は薄膜導電体内に含まれる微粒子と同一であり、この微粒子が電子放出部となる。また、この微粒子はガスディポジション法や分散塗布法等により電極間に分散される。

【作用】

微粒子を含む薄膜導電体は、通電加熱により熱分解され、電極間には微粒子が形成されることになる。この方法によれば、フォーミング時の熱量を少なくすることができるため、膜割れや基板割れを防止することができる。また、島材の選択が可能となり、且つ島構造の形成が安定するため、制御性もより向上させることができる。



## 【実施例】

## 実施例 1

第1図は本発明における電子放出素子の構成図であって、通電加熱前の状態を示したものである。

図中、6は、ガラスもしくは石英等の基板、9は微粒子を含む薄膜導電体膜、7および8は前記薄膜導電体膜9に電流を流すための電極である。

次に、本実施例における電子放出素子の製造方法を説明する。

- ① 石英の基板6表面の脱脂及び洗浄を行う。
- ② 基板6の表面に、通常よく用いられる真空成膜プロセスとフォトリソプロセスにより、Niの電極7、8を形成する。電極材としては、一般的な導電性材料、Au、Pt、Ag等の金属の他、 $\text{SnO}_2$ 、ITO等の酸化物導電性材料でも使用できる。電極7、8の厚みは数100 Åから数 $\mu\text{m}$ 程度が適当であるが、この数値に限るものではない。また電極間隔Lの寸法は電極対向間隔が

変化し、これに合わせて電極間隔Lに流れる電流量も変化する。

本実施例における微粒子材料としては、粒径1000 Å以下の $\text{SnO}_2$ 微粒子を用いたが、これ以外の材料を用いることもできる。具体的には、 $\text{LaB}_6$ 、 $\text{CeB}_6$ 、 $\text{YB}_6$ 、 $\text{GdB}_6$ などの硼化物、TiC、ZrC、HfC、TaC、SiC、Wcなどの炭化物、TiN、ZrN、HfNなどの窒化物、Nb、Mo、Rh、Hf、Ta、W、Re、Ir、Pt、Ti、Au、Ag、Cu、Cr、Al、Co、Ni、Fe、Pb、Pd、Cs、Baなどの金属、 $\text{In}_2\text{O}_3$ 、 $\text{SnO}_2$ 、 $\text{Sb}_2\text{O}_3$ などの金属酸化物、Si、Geなどの半導体、カーボン、AgMgなどを一例として挙げるができる。なお本発明は上記材料に限定されるものではない。

本実施例における分散液としては、微粒子( $\text{SnO}_2$ 、1.0g)、有機溶媒(MEK(メチルエチルケトン):シクロヘキサン=3:1, 800cc)の各材料をガラスビーズと共にペイントシェーカーで24時間攪拌し、分散液とした。

本実施例における、薄膜導電体膜9は、上記分散液を一般に良く用いられるディッピング法やスピ

数 $\mu\text{m}$ から数100 $\mu\text{m}$ が適当であり、本実施例においては5 $\mu\text{m}$ とした。一方、間隔幅Wは数 $\mu\text{m}$ から数 $\mu\text{m}$ 程度が適当であり、本実施例においては500 $\mu\text{m}$ とした。ただし、このLおよびWの寸法は、いずれも上記数値に限るものではない。

③ 次に前記②で得た電極ギャップ部へ微粒子を塗布し薄膜導電体膜9を形成する。塗布には微粒子の分散液を用いる。酢酸ブチルやアルコール等から成る有機溶剤に、微粒子及び微粒子の分散を促進する添加剤を加え、攪拌等により微粒子の分散液を調整する。この微粒子分散液を資料表面にディッピングやスピンコート等の方法により塗布し、溶媒等が蒸発する温度、例えば250℃で10分程度仮焼成を行う。これにより微粒子が電極間隔L中の絶縁基板6の表面に配置される。もちろん微粒子は試料全面に配置されるが、電子放出に際し電極間隔L部以外の微粒子は実質的に電圧が印加されないため、何ら支障をきたさない。また、微粒子の配置密度は塗布条件、及び微粒子分散液の調整により

ナー法等の分散塗布法により形成した。この時シート抵抗が数10kΩ以下の抵抗値になるように形成した。

④ 次に、真空度 $1 \times 10^{-5}$ Torrの環境において、電極7、8に電圧を印加し、薄膜導電体膜9に通電する。電圧を上昇させると、薄膜導電体膜9に流れる電流が増加し、電極7、8間の薄膜導電体膜9がジュール熱により破壊する(フォーミング工程)。このようなフォーミング工程後の素子の概略を第2図に示す。第2図において、10はフォーミング工程により形成された $\text{SnO}_2$ 微粒子を島とする不連続膜である。

以上の工程により作製された素子を $10^{-5}$ Torr以上の真空下に置き、先に述べたように電極7、8間に電圧を印加し、素子上面に設けられた引き出し電極(図示せず)で電子を引き出したところ、安定した電子放出が確認された。

従来のフォーミングによる素子の作成においては、全く電子放出を示さないものや、数10%も特性がばらつく例が多かったが、この方法によ



て作成した素子では、素子間のばらつきが非常に小さく24Vの電圧印加で平均放出電流1.2 $\mu$ A(±10%)が安定に得られた。しかも、この特性を10時間以上も維持し、寿命の点でも向上していることがわかった。また微粒子径や塗布条件を変化させると、それぞれの条件に応じて放出電流の異なる素子が再現良く作製できた。

また、フォーミング工程の際に発生するジュール熱も従来と比べ数分の一程度であり、基板や電極に破損のない素子が作製できた。

#### 実施例2

第3図は、本発明の第2の実施例における電子放出素子の構成図であって、通電加熱前の状態を示したものである。図中、11は本実施例における微粒子を含む薄膜導電体膜である。他の構成は前記実施例1と同様であり、基板6上に電極7、8を形成する。このとき、電極間隔Lは5 $\mu$ m、電極幅Wは10 $\mu$ mとした。

次に、超微粒子の製膜法として広く知られているガスデポジション法(「粉体と工業」Vol.19、

No.5, 1987)により、0.1 $\mu$ m以下の銀微粒子で薄膜導電体膜11を形成する。ガスデポジション法は、粒径が0.1 $\mu$ m以下のきわめて小さな粒子による製膜が可能であり、材料としては、銀以外に金、銅、ニッケルなど様々な金属材料により製膜できる。薄膜導電体膜11の幅Wは2 $\mu$ mに形成した。

次に、実施例1と同様にフォーミング工程後、第4図に示すように電子放出素子を形成した。第4図において、12はフォーミング工程により形成された銀微粒子を島とする不連続膜である。

上述した電子放出素子において、実施例1と同様に特性を評価したところ、同様な結果が得られた。

また、実施例1の分散塗布法による電子放出素子はその製造時に有機溶剤が介在しているが、本実施例における電子放出素子は、微粒子のみで素子が製造できる。一般に、素子に残存する有機溶剤は、素子を駆動したときに次のような問題を引き起こすものと考えられている。

① 有機溶剤が分解し、ハイドロカーボン等の炭化物質が表面上に析出し、特性を劣化させる。

② 有機溶剤が分解イオン化し、このイオンが電子放出部に衝突することにより、電子放出特性を劣化させる。

本実施例のガスデポジション法によって形成された素子は、分散塗布法によってつくられた素子に比べてこのような欠点がなく、良好な特性が得られた。

#### 実施例3

前記実施例1で説明した素子において、微粒子材料としてSnO<sub>2</sub>とAuを混合した微粒子分散液を用いた。混合割合はモル比でAu:SnO<sub>2</sub>=2:1とした。他の構成及び作製手順は実施例1と同様である。

本実施例では、SnO<sub>2</sub>が電子放出に係る微粒子となり、Auが電極間の導電を得るための微粒子となる。

本素子は、フォーミング前の素子抵抗が低く、

フォーミング時の素子電圧を低くすることができ、フォーミングによる素子劣化を最小限に抑えることができる。また、本実施例の素子は、下記表1に示すように実施例1の素子に比べ、同じ放出電流を得る場合の素子電圧を低くすることができた。

表 1

特 性 素 子	放出電流	駆動電圧
実施例 1	1.0 $\mu$ A	23 V
実施例 3	1.0 $\mu$ A	20 V

#### 【発明の効果】

以上説明したように、本発明によれば、対向する電極間に微粒子を含む薄膜導電体を設け、この薄膜導電体に通電加熱(フォーミング)を施し、前記微粒子による不連続膜を形成することにより、次のような効果が得られる。

1) 島構造の設計が可能となり、素子間のバラツキも従来に比べ非常に少なくすることができ



る。

- 2) 島構造の寿命を向上させ、且つ安定した放出電流が得られる。
- 3) 膜割れや、基板割れを生じにくい。
- 4) 不連続膜の島の材料の選択が可能となる。

#### 4. 図面の簡単な説明

第1図及び第2図は第1の実施例を示す図、第3図及び第4図は第2の実施例を示す図、第5図は素子の典型的な構成図である。

1, 2, 7, 8...電極

3...薄膜

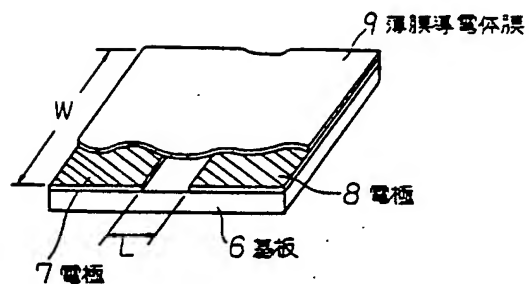
4, 6...基板

9, 11...薄膜導電体膜

10, 12...不連続膜

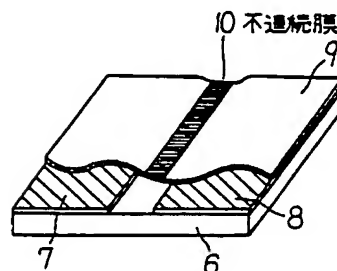
出願人 キヤノン株式会社

代理人 豊田 善雄



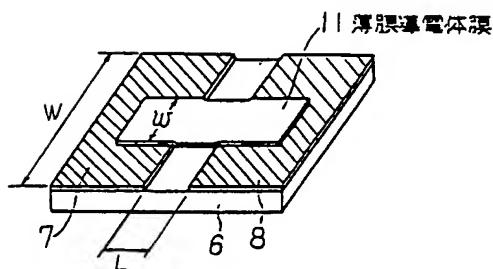
電子放出素子の構成図(通電加熱前)

第1図



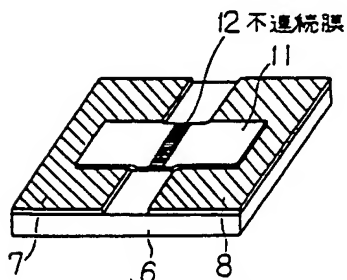
電子放出素子の構成図(通電加熱後)

第2図



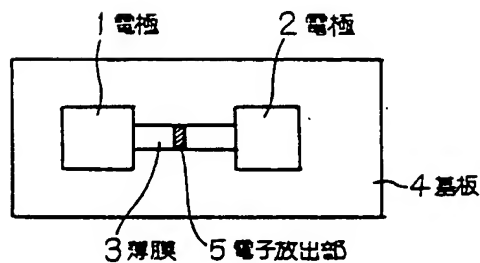
電子放出素子の構成図(通電加熱前)

第3図



電子放出素子の構成図(通電加熱後)

第4図



電子放出素子の典型的な構成図

第5図

